

EL NUEVO MÓDEM SOFTWARE G3RUH PARA EL DSP56002EVM DE MOTOROLA

Txema Rúa Sánchez

Eva Navas

Iker Veiga Pérez

Inma Hernández Rioja

Departamento de Electrónica y
Telecomunicaciones
Universidad del País Vasco
txema@bips.bi.ehu.es

Departamento de Electrónica y
Telecomunicaciones
Universidad del País Vasco
eva@bips.bi.ehu.es

Departamento de Electrónica y
Telecomunicaciones
Universidad del País Vasco
Iker@bips.bi.ehu.es

Departamento de Electrónica y
Telecomunicaciones
Universidad del País Vasco
Inma@bips.bi.ehu.es

RESUMEN

En este artículo se presenta el nuevo diseño del módem software G3RUH. Se trata de un módem PAM de dos niveles que trabaja en un rango de velocidades entre 9600 y 38400 bps permitiendo funcionamiento asimétrico. La mejora más importante de la nueva versión es el algoritmo de sincronismo y la estructura del filtro de recepción que proporcionan mejores prestaciones al módem. El software se ha desarrollado para el DSP65002EVM de Motorola por ser uno de los DSP más extendidos en mundo de la radioafición.

1. INTRODUCCIÓN

En 1999 nuestro grupo de investigación desarrolló un módem software G3RUH para el DSP56002EVM compatible con el G3RUH hardware [1] a velocidades de 9600, 19200, 28800 y 38400 bps basado en la versión software a 9600 bps desarrollada por Jarkko Vuori [2]. Nuestra versión permitía la selección de diferentes velocidades en transmisión y en recepción, pero presentaba algunos problemas funcionando a 38400 bps principalmente debido a pérdidas de sincronismo.

La nueva versión presentada en este artículo presenta mejores prestaciones como consecuencia del nuevo algoritmo de sincronismo y de la estructura multifrecuencia del filtro de recepción.

2. ESTRUCTURA FUNCIONAL

La estructura del módem, mostrada en la figura 1, coincide con el esquema general de un módem banda base.

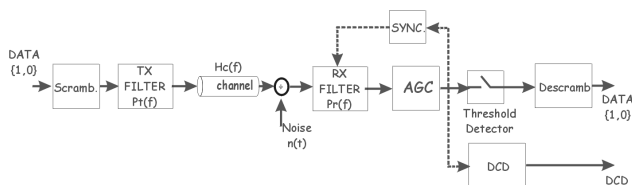


Figura 1. Estructura funcional del módem G3RUH.

El modulador está formado por los dos primeros bloques: el *scrambler* y el filtro de transmisión. El siguiente bloque representa el canal, supuestamente plano y con ruido aditivo. El

resto de bloques realizan la demodulación por medio del filtro de recepción, el AGC, el detector de umbral, el subsistema de recuperación de sincronismo, el *descrambler* y el DCD.

2.1. Scrambler - Descrambler

El *scrambler* aleatoriza los datos que van a ser enviados proporcionando un espectro de transmisión plano. También facilita el proceso de sincronismo y reduce la componente continua. El *descrambler* recupera la secuencia de datos original. Ambos bloques son autosincronizables y emplean el mismo polinomio que la versión hardware para proporcionar compatibilidad.

2.2. AGC

El control automático de ganancia mantiene un nivel de señal constante antes de la decisión. Como la ganancia del codec del DSP55002EVM no puede ser cambiada en tiempo de ejecución, este bloque actúa sobre la señal muestreada. El algoritmo busca el valor máximo de señal en un grupo de muestras y ajusta el valor de ganancia de acuerdo a dicho máximo.

2.3. DCD

El *Data Carrier Detect* valida los datos recibidos. Utiliza la "apertura del ojo" para decidir si hay o no datos entrantes. Cuando la "apertura del ojo" es superior a un cierto umbral, los datos recibidos son válidos [2].

En los siguientes apartados se describen los filtros de transmisión y recepción y los detalles del sincronismo.

3. FILTROS DE TRANSMISIÓN Y RECEPCIÓN

Los filtros están diseñados considerando el criterio de Nyquist para minimizar el efecto de la ISI y el criterio del filtro adaptado para maximizar la S/N recibida. El resultado son dos filtros en raíz de coseno alzado, uno para transmisión y otro para recepción. El factor de *Roll-Off* seleccionado es el mismo que el de la primera versión software [2].

El ancho de banda de filtros en coseno alzado depende del *bit-rate* seleccionado y del factor de *Roll-Off*. La tabla 1 muestra el ancho de banda necesario para cada velocidad.

El codec del DSP56002EVM tiene una frecuencia de muestreo máxima de 48.000 muestras por segundo, por lo que el máximo ancho de banda de la señal de entrada analógica es 24.000 Hz. La

tabla 1 muestra que a 38.000 bps, con un factor de *Roll-Off* de 0.3 es necesario un ancho de banda superior al disponible. Para resolver este problema, se reduce el factor de *Roll-Off* a 0,2 para esta velocidad de transmisión, a pesar de que se reducen las prestaciones funcionando contra un módem hardware.

BIT RATE	Factor de Roll-Off	Ancho de Banda
9K6	0.3	6,440 Hz
19K2	0.3	12,480 Hz
28K8	0.3	18,720 Hz
38K4	0.3	24,960 Hz
38K4	0.2	23,040 Hz

Tabla 1. Ancho de banda necesario en función del *Bit-Rate* y el factor de *Roll-Off*.

3.1. Filtro de transmisión

El filtro de transmisión se ha diseñado utilizando una estructura polifase debido a su carácter multifrecuencia.

El codec trabaja a 48.000 muestras por segundo, por lo que la salida del filtro debería proporcionar este flujo de muestras a todas las velocidades del módem.

El sistema implementa interpolación, filtrado y diezmado. La interpolación incrementa la velocidad de trabajo del filtro y el diezmado convierte dicha velocidad a las 48.000 muestras por segundo requeridas por el codec. Este proceso se realiza mediante el filtrado multifrecuencia [3] [4].

Se utiliza un filtro de 55 muestras y un factor de interpolación fijo de 5 (cada polifase mide 11 muestras) que incrementa la frecuencia de trabajo del filtro para luego aplicar un factor de diezmado de 1, 2, 3 o 4 para las velocidades de 9600, 19200, 28800 y 38400 respectivamente, para obtener las 48.000 muestras por segundo requeridas por el codec.

Como sólo se calculan las muestras requeridas por el codec, se utiliza una secuencia de polifases diferente para cada velocidad y el salto en la secuencia viene dado por el factor de diezmado. De esta manera, a 9600 bps son necesarias 5 muestras por bit, por lo que se debe usar una muestra de salida de cada filtro polifase. A 19200 bps se necesitan cinco muestras por cada 2 bits por lo que el salto de polifase es de dos y la secuencia cambia. Así ocurre para el resto de velocidades.

3.2. Filtro de recepción

Para conseguir la detección, debe ser calculado el instante de decisión óptimo y cuanto más resolución temporal se disponga para ello mejor. En nuestro diseño, el demodulador puede calcular hasta 80 muestras por periodo de bit. Sin embargo, sólo se necesitan 2 muestras para realizar la recuperación de sincronismo y la detección, por lo que sólo se calcularán realmente 2 de las 80 muestras para conseguir eficiencia computacional.

Para implementar esta conversión de frecuencia de muestreo se utiliza la misma estructura de filtrado multifrecuencia que en transmisión, ahora con un factor de diezmado constante de 40 para bajar de 80 a 2 muestras por símbolo. El filtro utilizado con

un factor de *Roll-Off* de 0,3 tiene 768 muestras de longitud y 576 para 0,2.

El factor de interpolación depende del *bit-rate* (convierte las 48.000 muestras por segundo de entrada a 80 veces la velocidad de bit) y establece el número de coeficientes para cada filtro polifase. El factor de interpolación es de 16, 32, 48 y 64 para las velocidades de 9600, 19200, 28800 y 38400 respectivamente.

4. RECUPERACIÓN DE SINCRONISMO

El algoritmo de recuperación de sincronismo utiliza las muestras correspondientes al centro y al comienzo de bit, realizando una comparación entre estos dos valores. Se presentan tres situaciones.

- Que no exista paso por cero en la transición entre dos bits (el sincronismo no puede operar).
- Que la muestra de borde esté antes del paso por cero. Se incrementa una variable.
- Que la muestra de borde esté después del paso por cero. Se disminuye el valor de la misma variable.

Para cada símbolo recibido, el algoritmo de sincronismo comprueba el valor de dicha variable para decidir si debe ser realizado el ajuste. Cuando el valor de la variable es superior a un umbral positivo o inferior a uno negativo, se realiza un ajuste desplazándose arriba o abajo en la estructura polifase, seleccionando un nuevo juego de filtros para las dos próximas muestras a calcular.

El desplazamiento arriba/abajo en la estructura se realiza con aceleración, con valores de salto entre 1 y 8. Si es necesaria una corrección en la misma dirección que la anterior, se duplica el valor del salto, para alcanzar más rápidamente el estado óptimo. Si es en la dirección contraria o no se necesita corrección durante un número consecutivo de símbolos, el valor del salto se divide por dos, para realizar una búsqueda más precisa del estado óptimo.

5. CONCLUSIONES

En este artículo se ha descrito un nuevo módem software funcionando a diferentes velocidades. Una descripción muy detallada puede encontrarse en <http://bips.bi.ehu.es/modem>. Este módem ha demostrado tener muy buenas prestaciones, incluso utilizándolo con la versión hardware del módem G3RUH a las velocidades más altas. En la actualidad estamos desarrollando este módem para el ADSP21061.

6. REFERENCIAS

- [1] Original hardware design of the G3RUH <http://amsat.org/amsat/articles/g3ruh/>
- [2] Programs for the DSP56002EVM. <ftp://wooster.hut.fi/pub/alefnul/>
- [3] Lee, E.A., Messerschmitt, D.G. "Digital Communication". Kluwer Academic Publishers (1994). ISBN 0-7923-9391-0
- [4] Proakis, R.M. "Digital Signal Processing in Communication Systems". Van Nostrand Reinhold, Nueva York (1994). ISBN 0-442-01616-6